

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 11195733
PUBLICATION DATE : 21-07-99

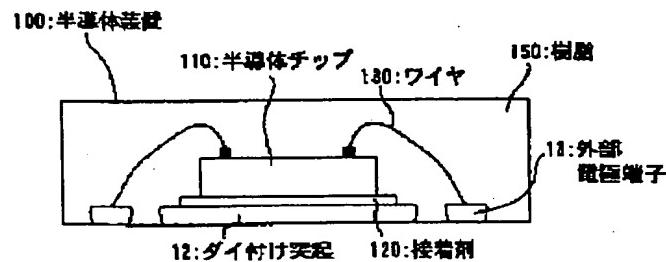
APPLICATION DATE : 16-09-98
APPLICATION NUMBER : 10262124

APPLICANT : SEIKO EPSON CORP;

INVENTOR : NAKAYAMA TOSHIKI;

INT.CL. : H01L 23/28 H01L 21/50 H01L 21/56
H01L 21/60

TITLE : SEMICONDUCTOR DEVICE AND
MANUFACTURE THEREOF, AND
CONDUCTIVE BOARD THEREOF



ABSTRACT : PROBLEM TO BE SOLVED: To provide a small-sized and thin semiconductor device that can be produced using simple equipment and does not require capital equipment such as a mold and a drive device for conventional transfer mold techniques or a mold and a driving device for bending lead frames.

SOLUTION: A conductive plate is etched and part, except at least external electrode terminals, is made thin. After a chip is mounted and resin-sealed, the thin part of the conductive plate is completely removed by grinding it. A semiconductor device 100 has a semiconductor chip 110 inside and is sealed with a resin 150. A die mounting projected part 12 and external electrode terminals 13 are exposed at the lower part. The semiconductor chip 110 is mounted on the die mounting projected part 12 using an adhesive 120. The I/O terminals of the semiconductor chip 110 are connected to external electrode terminals 13 using conductive wires 130. The external electrode terminals 13 are exposed at the lower part of the semiconductor device 100. Consequently, a small-size semiconductor device with I/O terminals that are not projected from the resin can be manufactured.

COPYRIGHT: (C)1999,JPO

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-195733

(43)公開日 平成11年(1999)7月21日

(51)Int.Cl.^{*}
H 01 L 23/28
21/50
21/56
21/60
識別記号
3 0 1

F I
H 01 L 23/28
21/50
21/56
21/60
F
B
T
3 0 1 A

審査請求 未請求 請求項の数20 O.L. (全13頁)

(21)出願番号 特願平10-262124
(22)出願日 平成10年(1998)9月16日
(31)優先権主張番号 特願平9-295485
(32)優先日 平9(1997)10月28日
(33)優先権主張国 日本 (JP)

(71)出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号
(72)発明者 中山 敏紀
山形県酒田市十里塚166番地3 東北エプ
ソング株式会社内
(74)代理人 弁理士 鈴木 喜三郎 (外2名)

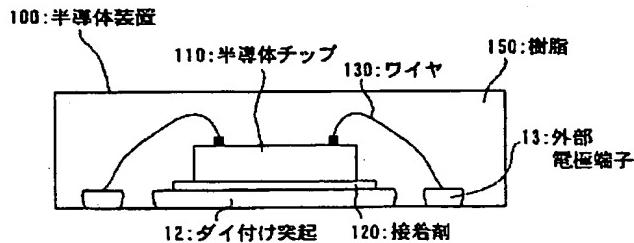
(54)【発明の名称】 半導体装置の製造方法、半導体装置用導電性板および半導体装置

(57)【要約】

【課題】小型で薄型の半導体装置を簡単な設備により提供し、従来のようなトランスマーモールド技術のためのモールド用の金型やその駆動装置、あるいはリードフレームを曲げるための金型とその駆動装置等の設備投資を不要にすること。

【解決手段】導電板をエッティングして少なくとも外部電極端子形成部を残してその他を薄肉化する。チップなどの搭載処理をし、樹脂封止した後、導電板の薄肉部を完全に研削などにより除去する。半導体装置100は、内部に半導体チップ110を持ち、樹脂150により封止されている。下部にはダイ付け突起部12、外部電極形成部13が露出している。半導体チップ110は、接着剤120によりダイ付け突起部12へ固定されている。半導体チップ110の入出力は、導電性ワイヤ130を介して外部電極形成部13へ接続され、外部電極形成部13が半導体装置100の下部に露出していることで達成されている。

【効果】樹脂より突出した入出力端子がない、小型半導体装置を製造することが可能である。



【特許請求の範囲】

【請求項1】 導電性板の片面にて半導体チップ搭載領域と当該チップ搭載領域の周囲に配置される外部電極端子形成領域とを残してその周囲に薄内部を形成するエッチング工程と、前記半導体チップ搭載領域上に半導体チップを搭載する工程と、前記半導体チップと前記外部電極端子形成領域とを電気的に導通させるボンディング工程と、前記導電性板の半導体チップ搭載面側にて半導体チップおよび外部電極端子を内包する樹脂封止工程と、前記導電性板の非エッチング面側から当該導電性板の薄内部相当厚さ分を研削除去する工程と、からなることを特徴とする半導体装置の製造方法。

【請求項2】 導電性板の片面にて半導体チップ搭載領域の周囲に配置される外部電極端子形成領域を残してその周囲に薄内部を形成するエッチング工程と、前記薄内部としての半導体チップ搭載領域上に半導体チップを搭載する工程と、前記半導体チップと前記外部電極端子形成領域とを電気的に導通させるボンディング工程と、前記導電性板の半導体チップ搭載面側にて半導体チップおよび外部電極端子を内包する樹脂封止工程と、前記導電性板の非エッチング面側から当該導電性板の薄内部相当厚さ分を研削除去する工程と、からなることを特徴とする半導体装置の製造方法。

【請求項3】 請求項1または2に記載の半導体装置の製造方法において、1枚の導電性板状に複数の半導体装置構成要素の領域を設定し、この複数の領域の半導体装置構成要素に対して前記各工程を行なった後に、各半導体装置構成要素単位に分断処理する工程を含むことを特徴とする半導体装置の製造方法。

【請求項4】 請求項1乃至請求項3のいずれか1記載の半導体装置の製造方法であって、前記薄内部を形成するエッチング工程は等方性のエッチングにより行なうことを特徴とする半導体装置の製造方法。

【請求項5】 請求項1乃至請求項3のいずれか1記載の半導体装置の製造方法であって、外部電極端子形成領域における前記ボンディング工程にて使われた領域を除く領域にて厚み方向に切断する工程を含むことを特徴とする半導体装置の製造方法。

【請求項6】 請求項2乃至請求項3のいずれか1に記載の半導体装置の製造方法であって、前記研削除去する工程では導電性板の薄内部相当厚さを超えて半導体チップ裏面側を一部研削してなることを特徴とする半導体装置の製造方法。

【請求項7】 請求項1乃至請求項3のいずれか1に記載の半導体装置の製造方法であって、前記研削除去する工程の後に前記外部電極端子として用

いられる部位の露出面に対して導電性メッキを施す工程を有してなることを特徴とする半導体装置の製造方法。

【請求項8】 請求項4に記載の半導体装置の製造方法において、

前記各半導体装置構成要素単位に分断処理する工程では、前記外部電極端子よりも外側にて半導体装置構成要素単位に前記導電性板の厚み方向に分断することを特徴とする半導体装置の製造方法。

【請求項9】 半導体装置構成要素の形成領域内で、導電性材料からなる平板の片面に対し、少なくとも半導体チップ搭載領域の周囲に配置される外部電極端子形成領域を残し、その余の領域の表面層をエッチング除去して薄内部とし、当該薄内部により前記外部電極端子形成領域相互が架橋されてなることを特徴とする半導体装置用導電性板。

【請求項10】 半導体装置構成要素の形成領域内で、導電性材料からなる平板の片面に対し、半導体チップ搭載領域と当該チップ搭載領域の周囲に配置される外部電極端子形成領域とを残し、その余の領域の表面層をエッチング除去して薄内部とし、当該薄内部により前記半導体チップ搭載領域と当該チップ搭載領域の周囲に配置される前記外部電極端子形成領域とが架橋されてなることを特徴とする半導体装置用導電性板。

【請求項11】 請求項9または10記載の半導体装置用導電性板であって、前記外部電極端子形成領域及び薄内部からなる半導体装置構成要素が1枚の平板に複数設けられていることを特徴とする半導体装置用導電性板。

【請求項12】 請求項9乃至請求項11のいずれか1に記載の半導体装置用導電性板であって、前記半導体装置用導電性板は、銅系材料からなることを特徴とする半導体装置用導電性板。

【請求項13】 請求項9乃至請求項11のいずれか1に記載の半導体装置用導電性板であって、前記薄内部を形成するエッチング工程は等方性のエッチングにより行なうことを特徴とする半導体装置用導電性板。

【請求項14】 表面上に電極を有する半導体チップと、前記半導体チップの周囲にて各々が独立して形成されると共に、前記半導体チップの前記電極と電気的に導通が図られるように接続された外部電極端子と、前記半導体チップの裏面を除く全面並びに前記外部電極端子の前記半導体チップ裏面と同じ側の面を除く全面を覆うように設けられた封止樹脂とを有し、前記半導体チップの載置部または半導体チップ自体の封止樹脂からの露出面と前記外部電極端子の封止樹脂からの露出面が同一平面上に位置するように設定したことを特徴とする半導体装置。

【請求項15】 請求項14に記載の半導体装置であつて、

前記外部電極端子の前記半導体チップ裏面と同じ側の面上に導電性のめっき層が形成されていることを特徴とする半導体装置。

【請求項16】 請求項14または請求項15のいずれか1に記載の半導体装置であって、

前記外部電極端子は前記半導体チップの全辺に対応して形成されることを特徴とする半導体装置。

【請求項17】 請求項14または請求項15に記載の半導体装置であって、

前記外部電極端子は前記半導体チップの1辺に対応する位置において複数列形成されるとともに隣り合う外部端子部は千鳥状に形成されてなることを特徴とする半導体装置。

【請求項18】 請求項14または請求項15に記載の半導体装置であって、

前記外部電極端子には半田ボールが一体的に取付られていることを特徴とする半導体装置。

【請求項19】 半導体チップとポンディングされチップ周辺に独立して配置される外部電極端子の封止樹脂内への埋め込み部側の相当直径を露出側の相当直径より大きくしてなることを特徴とする半導体装置。

【請求項20】 半導体チップとポンディングされチップ周辺に独立して配置される外部電極端子における封止樹脂に接している面は曲率を有する面からなることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体チップを搭載し、樹脂封止して形成される半導体装置の製造方法、この方法に用いる半導体装置用導電性板、および半導体装置に関する。

【0002】

【従来の技術】従来の半導体装置の一例として、図27に示す構造がある。この技術は、半導体装置用導電性板(以下、リードフレームとする。)50上に半導体チップ510を接着剤520を用いて設置し、導電性ワイヤ530を用いて半導体チップ510をリードフレーム50を接続する。次いで、チップ周囲をトランスマーモールドと呼ばれる技術を使い樹脂540で封止し、樹脂540の側端面より突出したリードフレーム50部分をクランク状に折り曲げることにより半導体装置500を製造する。

【0003】

【発明が解決しようとする課題】しかしながら、このような半導体装置は、以下のようないくつかの課題を有する。

【0004】すなわち、トランスマーモールド技術を用いるために、モールド用の金型やその駆動装置、また、リードフレームを曲げるための金型とその駆動装置が必要であり、非常に大きな設備投資を必要としている。また、リードフレーム50を半導体装置毎に折り曲

げるために、工数が多くかかり、半導体装置が高価になる。また、リードフレーム50が樹脂540より突出していることにより、半導体装置が大きくなり、実装した場合に大きな面積を基板上で必要とし、製品としての小型化が困難である。

【0005】本発明は、このような従来技術の課題を解決するものであり、その目的とするところは、従来に比べて大幅に小型、薄型にすることができるようとした半導体装置の製造方法と、これにより製造された小型、薄型の半導体装置、並びにこの半導体装置を製造するのに利用される導電性板を提供するところにある。

【0006】

【課題を解決するための手段】上記目的を達成するためには、本発明に係る半導体装置の製造方法は、導電性板の片面にて半導体チップ搭載領域と当該チップ搭載領域の周囲に配置される外部電極端子形成領域とを残してその周囲に薄内部を形成するエッチング工程と、前記半導体チップ搭載領域上に半導体チップを搭載する工程と、前記半導体チップと前記外部電極端子形成領域とを電気的に導通させるポンディング工程と、前記導電性板の半導体チップ搭載面側にて半導体チップおよび外部電極端子を内包する樹脂封止工程と、前記導電性板の非エッチング面側から当該導電性板の薄内部相当厚さ分を研削除去する工程と、から構成した。

【0007】このような方法をとることで、厚内部となる半導体チップ搭載領域と当該チップ搭載領域の周囲に配置される外部電極端子形成領域を残し、これらの周辺領域をハーフエッチングにより薄内部として形成した導電性板を用いる。この導電性板のチップ搭載領域としての厚内部表面に半導体チップが搭載され、その導電性板厚内部突起箇所の周辺に配置された外部電極端子形成領域の表面と半導体チップのパッド(例えば入出力用)とを導電性ワイヤなどにより接続する。ワイヤポンディングである。導電性板の半導体チップ搭載面側にて半導体チップおよび外部電極端子、並びに導電性ワイヤなどを内包する樹脂等により封止し、その後、樹脂封止されていない面から前記導電性板薄内部を例えば研削等により除去するのである。その結果、研削面側は、導電性板の外部電極端子の裏面が各々独立して露出するので、その箇所を入出力端子とした半導体装置を得ることができ、小型で薄型の半導体装置を簡便な設備により提供することができる。また、請求項1記載の半導体装置の製造方法によれば、樹脂側端面より突出した入出力端子がない半導体装置を製造することが可能である。

【0008】また、第2の構成に係る半導体装置の製造方法は、導電性板の片面にて半導体チップ搭載領域の周囲に配置される外部電極端子形成領域を残してその周囲に薄内部を形成するエッチング工程と、前記薄内部としての半導体チップ搭載領域上に半導体チップを搭載する工程と、前記半導体チップと前記外部電極端子形成領域

とを電気的に導通させるボンディング工程と、前記導電性板の半導体チップ搭載面側にて半導体チップおよび外部電極端子を内包する樹脂封止工程と、前記導電性板の非エッティング面側から当該導電性板の薄内部相当厚さ分を研削除去する工程と、から構成した。

【0009】このような構成では、導電性板をエッティングする(は)外部電極端子形成領域を除く表面であり、エッティングによって形成された外部電極端子形成領域の間にチップ搭載領域が薄内に形成される。チップをこの領域に接着設置することで、外部電極端子形成領域の頂面と半導体チップの表面がほぼ同一となり、ワイヤボンディング後に樹脂封止し、更に導電性板の外部露出面側である非エッティング面側から導電性板の薄内部相当厚さ以上、特に半導体チップのシリコン基板厚さ部分を薄くする程度まで切削あるいは研削によって取り除く。これにより、薄形半導体装置を製造することができる。すなわち、半導体チップの搭載領域部分の厚み分を更に除くことができるので、より薄形の半導体装置を得ることができるのである。特に樹脂より突出した入出力端子がないのである。特に小型半導体装置を製造することが可能であるとともに、小請求項1記載の半導体装置よりも同一工程ながら更に小型(薄型)半導体装置を製造することができるようになってい

る。

【0010】更に、本発明は、1枚の導電性板状に複数の半導体装置構成要素の領域を設定し、この複数の領域の半導体装置構成要素に対して前記各工程を行なった後に、各半導体装置構成要素単位に分断処理する工程を含む構成とすることもできる。

【0011】また、上記製造方法において、導電性板に薄内部を形成するエッティングは等方性エッティングとして行なうことが望ましい。等方性エッティングであるためエッティング領域は奥に進むほどえぐれた状態となる。したがって、薄内部から立設した状態にある非エッティング領域は、表面側に至るにしたがって迫り出し、オーバハンジング状態となる。このため後工程で樹脂封止が行われるが、樹脂内への埋め込み側の相当直径が大きくなり、これがアンカとして作用するために薄内部を研削除去して島として残されても樹脂から抜け出ることが防止される。

【0012】他の半導体装置の製造方法として、上述した半導体装置の製造方法であって、外部電極端子形成領域における前記ボンディング工程にて使われた領域を除く領域にて厚み方向に切断する封止樹脂工程を含むことができる。

【0013】このような構成とすることにより、外観が直方体形状となっている半導体装置のコーナー縁辺部分の直交2面に跨ってL字状の直角面外部電極端子が形成される。これにより基板へのハンダ実装に際してハンダフリップが大きく形成され、実装固定が強化される。また、半導体装置を基板に平面的に実装せずに立設させた

状態での実装が可能となる。基板に対する実装面積が小さくなるので、効率的な実装密度が得られる。

【0014】また、前述した半導体装置の製造方法であって、前記研削除去する工程では導電性板の薄内部相当厚さを超えて半導体チップ裏面側を一部研削することができる。

【0015】このようにすることで、上記方法に比べて、更に薄型の半導体装置が提供できる。しかも除去するのは半導体チップの回路が形成されていない裏面側なので、回路自体に影響を与えることがない。

【0016】また、前記半導体装置の製造方法であって、前記導電性板の薄内部を除去する工程の後に前記外部端子として用いられる部位の露出面に対して導電性メッキを施す工程を更に有してなることを特徴とする。

【0017】このようにすることで、露出面の保護(例えば、露出面の酸化を防止すること)や、半導体装置の実装基板への実装時のはんだのぬれ性を向上させることができる。

【0018】また、複数の半導体装置構成要素を同時に製造する方法において、前記半導体装置構成要素に対して前記各工程を行なった後に前記外部電極端子として用いられるランド部よりも外側にて半導体装置構成要素単位に前記導電性板の厚み方向に切断する工程を含む構成とすることができる。

【0019】このような構成をとることで、複数の半導体装置が1つの導電性板から製造できることとなり、量産性に優れる方法である。すなわち、複数の半導体装置の構成要素に対し樹脂封止、研削等の工程を1回の作業で行なうことができるので、処理個数が増大し、半導体装置1個あたりの工数が削減される。

【0020】一方、本発明に用いられる半導体装置用導電性板としては、半導体装置構成要素の形成領域内で、導電性材料からなる平板の片面に対し、少なくとも半導体チップ搭載領域の周囲に配置される外部電極端子形成領域を残し、その余の領域の表面層をエッティング除去して薄内部とし、当該薄内部により前記外部電極端子形成領域相互が架橋されたことを特徴とする。

【0021】更に、半導体装置構成要素の形成領域内で、導電性材料からなる平板の片面に対し、半導体チップ搭載領域と当該チップ搭載領域の周囲に配置される外部電極端子形成領域とを残し、その余の領域の表面層をエッティング除去して薄内部とし、当該薄内部により前記半導体チップ搭載領域と当該チップ搭載領域の周囲に配置される前記外部電極端子形成領域とが架橋されたものを用いる。アンカ作用で埋め込まれた外部電極端子が封止樹脂から抜け出ることがなくなるのである。また、封止樹脂に接している面に与えられた曲率面が存在するため、これが抜け止め作用をなす。これらは外部電極端子を形成するために行われる導電性板のエッティング処理を等方性エッティングによって行なうことで実現できる。

【0022】これらの半導体装置用導電性板であって、前記外部電極端子形成領域及び薄内部からなる半導体装置構成要素が1枚の平板に複数設けられていることを特徴とするまた、前記半導体装置用導電性板は、銅系材料からなることを特徴とする。高放熱性を考慮すると銅系材料を利用することが好ましい。まだ、半導体チップとの熱膨張率の差を考慮した場合には、鉄ニッケル系合金を使用してもよい。更に、前記薄内部を形成するエッチング工程は等方性のエッチングにより行なうことが望ましい。

【0023】本発明に係る半導体装置は、表面に電極を有する半導体チップと、前記半導体チップの周囲にて各々が独立して形成されると共に、前記半導体チップの前記電極と電気的に導通が図られるように接続された外部電極端子と、前記半導体チップの裏面を除く全面並びに前記外部電極端子の前記半導体チップ裏面と同じ側の面を除く全面を覆うように設けられた封止樹脂とを有し、前記半導体チップの載置部または半導体チップ自体の封止樹脂からの露出面と前記外部電極端子の封止樹脂からの露出面が同一平面上に位置するように設定したことを特徴とする。なお、この構成において、外部電極端子が半導体チップの周囲に独立して形成されているとあるが、これは半導体チップおよびお互いの外部電極端子同士とが所定の距離を隔てて島状に配置されていることを意味している。

【0024】この構成では、製品形態では外部電極端子は封止樹脂面から突出しておらず、実装高さを小さくすることができる。

【0025】また、上述の各半導体装置において、前記外部電極端子部の前記半導体チップ裏面と同じ側の面に導電性のめっき層が形成されていることを特徴とする。

【0026】このようにすることで、外部端子部の露出面の保護がなされることになる。

【0027】また、前記半導体装置において、外部電極端子部は前記半導体チップの全辺に対応して形成されることを特徴とする。このようにすれば、半導体装置の高集積化が図られる。

【0028】または、前記半導体装置において、外部電極端子部は前記半導体チップの1辺に対応する位置において複数列形成されるとともに隣り合う外部端子部は千鳥状に形成されてなることを特徴とする。このようにすれば、高集積化が図られた上に、隣り合う外部端子間の距離を1列に並べた場合に比して得ることができ、実装基板との接続信頼性を充分に得ることができる。

【0029】半導体装置の外部電極端子には半田ボールを予め一体的に取りつけるようにすれば実装が極めて簡単に行なえる。

【0030】更に、本発明は、半導体チップとボンディングされチップ周辺に独立して配置される外部電極端子の封止樹脂内への埋め込み部側の相当直径を露出側の相

当直径より大きとした構成とすることができます。半導体チップとボンディングされチップ周辺に独立して配置される外部電極端子における封止樹脂に接している面は曲率を有する面からなるように構成してもよい。このような半導体装置では、当初導電性板と一体的になって薄内部を連結材としてチップ搭載領域に接続されていたが、研削により独立した島としてチップ周辺部にて封止樹脂内に埋め込まれつつ、先端面のみを外表面に露出して外部電極面となる。このとき、埋め込み電極の埋め込み側の相当直径が大きく、露出側の相当直径が小さいため、

【0031】

【発明の実施の形態】以下に、本発明に係る半導体装置の製造方法、半導体装置用導電性板および半導体装置の具体的実施の形態を図面を参照して詳細に説明する。

【0032】図1および図2は、本発明の第1の実施形態に係る半導体装置の断面図および底面図である。図示のように、本発明に係る半導体装置は、半導体チップの電極と外部電極端子部とを電気的導通を図って樹脂封止された半導体装置において、前記半導体チップの平面に沿った封止樹脂外表面部に前記外部電極端子を同一平面となるように露出形成させてなることを特徴としている。すなわち、第1実施形態に係る半導体装置100内部に半導体チップ110を持ち、樹脂150により封止され、全体として外観が直方体形状に形成されている。直方体の封止樹脂150における下面中央には、銅板からなるダイ付け突起部12の底面が臨まれ、またその一対の縁辺に沿って複数の外部電極端子13が底面の端子面を露出させて配列している。これらのダイ付け突起部12と外部電極端子13の端子面と、封止樹脂150の底面とは一平面をなしている。半導体チップ110は、接着剤120によりダイ付け突起部12の上面へ固定されている。半導体チップ110の入出力は、導電性ワイヤ130を介して外部電極端子13の上面へ接続され、ワイヤボンディング側を封止樹脂150により封止して構成され、前記外部電極端子13が半導体装置100の下部に露出させていることで入出力をなすようにしている。

【0033】このような第1実施形態に係る半導体装置100の製造方法を図3の工程フローチャートを参照して説明する。まず、図3(1)に示しているように、銅平板からなる半導体装置用導電性板(以下、単に導電性板とする。)10を用意する。この導電性板10の片面を等方性エッチング処理して、半導体チップ110の搭載領域Cと、これに隣接して配置される外部電極端子形成領域Tとを残して、図3(2)に示すように、それらの周囲に薄内部11を形成するようにしている。薄内部11は導電性板10の肉厚の半分程度にすればよい。図4は断面図、図5は導電性板10を上部よりみた平面図であり、本発明の導電性板の第1実施例を示すものである。エッチング処理は等方性エッチングであるため、図

4に部分的に拡大して示したように、マスク面側からエッチング深さ方向に至るにしたがってエッチング領域が拡大し、その結果、非エッチング領域は高さ方向において、マスク面側の相当直径Dが基部の相当直径dより大きくなつて、オーバーハング状態に形成される。外部電極端子領域Tは、後述するように薄内部を研削して除去することで封止樹脂内に残留するので、埋め込み側が大径となり、露出側が小径となる。したがつてアンカ作用を発揮させることができ、封止樹脂から外部電極端子が抜け出ることが防止される。

【0034】導電性板10は、もとと均一な厚みをもつ導電性板であり、腐食加工などを施し板状の一部の厚みを薄くすることにより、チップ搭載領域Cおよび外部電極端子形成領域Tを厚内部であるランド部とし、その周囲に薄内部11が存在している。この導電性板10の厚内部となる中央のランド部はダイ付け突起形成部121となって、半導体チップを搭載するものであり、別の厚内のランド部として隣接配置している外部電極形成部131の上面は、半導体チップの入出力部パッドから導電性ワイヤなどで接続される部分となる。外部電極形成部131は、単数あるいは複数個、ダイ付け突起形成部121の周辺に配置させられる。各突起であるダイ付け突起形成部121、外部電極形成部131は、独立した突起になるよう薄内部11より高くしてある。また、ダイ付け突起形成部121、外部電極形成部110の一部あるいは全部の上面には、導電性めっき等の処理を施す場合がある。これを図3(3)に示している。

【0035】次に図3(4)および図6の断面図に示すように、導電性板10のダイ付け突起形成部121の上に半導体チップ110を接着剤120などを用いて搭載し、半導体チップ110の入出力パッドと導電性板10における外部電極形成部131の上部平坦部を導電性ワイヤ130を用い接続する(図3(5)参照)。ポンディング処理した半導体装置の平面図は、図7である。

【0036】その後、図3(6)および図8に示すように、導電性板10の上の突起が存在する面において、すなわち半導体チップ110搭載面のダイ付け突起形成部121、外部電極形成部131、半導体チップ110、導電性ワイヤ130が配置される部分で、これらの全てを覆うように、樹脂150にて封止する。封止したのち、導電性板10の樹脂封止されていない面すなわち非エッチング面側から、薄内部11の相当厚さの分だけ、導電性板10が露出している面より研削(あるいはカッティング)する。その際の研削は、薄内部11が完全になくなるまで行う。すなわち、ダイ付け突起部12と外部電極部13が電気的に完全に独立するような位置である、図3(7)および図8中の研削面160に示す位置まで研削する。

【0037】これらの工程を経ることによって得られた半導体装置が、図1の半導体装置100である。この時

の半導体装置100の裏面、すなわち実装される面の構造は、図2に示すものになる。導電性板10に形成されていたダイ付け突起部12と外部電極端子13がそれぞれ独立した状態で半導体装置表面に露出しており、本半導体装置100の入出力部となる。

【0038】この露出面であるダイ付け突起部12の露出面と外部電極端子13の露出面に、図3(8)に示すように、導電性めっきを施し、露出面の酸化防止、実装時のほんだのねれ性の向上を考慮する場合もある。

【0039】次に、本発明に係る第2の実施形態の半導体装置を図9および図10に示す。この図9および図10は、半導体装置の断面図および底面図である。第2の実施形態に係る半導体装置は、封止樹脂中に埋め込まれた半導体チップと埋め込み外部電極形成部とがほぼ同一厚さ(高さ)を有する構造とされ、特に半導体チップは活性側とは反対面のシリコン基板側が研削されて薄肉化されている点に特徴があり、半導体装置としての厚さが大幅に小さく形成されている。すなわち、半導体装置200は、内部に半導体チップ210を持ち、樹脂240により封止されており、全体として外観が直方体形状に形成されている。直方体の封止樹脂240における下面中央には半導体チップ210の裏面、外部電極形成部23の底面端子面が露出している。半導体チップ210の入出力は、導電性ワイヤ230を介して外部電極形成部23の上面へ接続され、外部電極形成部23が半導体装置200の下部に露出していることで達成されている。

【0040】この構造を得る為の製造工程を図11に示す。まず、同図(1)に示すように、銅平板からなる半導体装置用導電性板(以下、単に導電性板とする。)20を用意する。導電性板20は、もとと均一な厚みをもつ導電性板であり、腐食加工などを施し板状の一部の厚みを薄くすることにより厚内部と薄内部が存在している。第1実施形態がチップ搭載領域Cと外部電極端子形成領域Tとをランド部として残し、他の領域を薄内部としてエッチング処理するようにしているが、この第2実施形態は、チップ搭載領域Cも薄内部としてエンチングする部位とした点が第1実施形態と異なる。すなわち、導電性板20は半導体チップ搭載領域Cの周囲に配置される外部電極端子形成領域Tのみをランド部として残し、図11(2)に示しているように、その周囲にエッチング除去された薄内部21を形成し、この薄内部は非エッチング面側の研削により前記外部電極端子形成領域Tの相互間を分離可能な深さに設定したのである。図12はエッチング処理した導電性板20の断面図、図13は上部よりみた平面図である。

【0041】この導電性板20では、半導体チップを搭載する部分を薄内部21としている。図12、図13で示すダイ付け部22の位置に半導体チップを搭載する(以下、ダイ付け部22とする。)。また、ダイ付け部22は、薄内部21の表面の一部である。厚内部突起箇

所である外部電極形成部231は、半導体チップの出入力部から導電性ワイヤ230などで接続される部分となる。外部電極形成部23は、単数あるいは複数個、ダイ付け部22の周辺に配置させられる。外部電極形成部231は、独立した突起になるように薄内部21より厚くしてある。また、ダイ付け部22、外部電極形成部231の一部あるいは全部の上面には、ボンディングの際の接合性の向上の為に、図11(3)に示しているように、導電性めっきを施す場合がある。

【0042】次に図11(4)および図14の断面図に示すように、導電性板20のダイ付け部22の上に半導体チップ210を接着剤220などを用いて搭載し、半導体チップ210の入出力パッドと導電性板20の外部電極形成部23の上部平坦部を導電性ワイヤ230を用い接続する(図11(5)参照)。ボンディング処理した半導体装置の平面図は、図15である。

【0043】その後、図11(6)および図16に示すように導電性板20の上の突起が存在する面、すなわち半導体チップ210の搭載面のダイ付け部22、外部電極形成部23、半導体チップ210、導電性ワイヤ230の全てを覆うように、樹脂240にて封止する。封止したのち、導電性板20を薄内部21側、すなわち樹脂封止されていない面すなわち非エッチング面側から、導電性板20が露出している面より研削(あるいはカッティング)する。その際の研削は、薄内部21が完全になくなるまで行う。すなわち、外部電極形成部23が電気的に完全に独立する研削面250に示す位置まで研削する。この場合、半導体チップ210の底面は、外部電極形成部23の上面より下方の位置にある為に、研削面250まで研削する際には、半導体チップ210の下面の一部は研削されることになる(図11(7)参照)。

【0044】これらの工程を経ることによって得られた半導体装置が、図9、図10の半導体装置200である。この時の半導体装置200の裏面、すなわち実装される面の構造は、図10に示すものになる。導電性板20に形成されていた外部電極形成部23がそれぞれ独立した状態で半導体装置表面に露出しており、本半導体装置200の入出力部となる。それと同時に、搭載されている半導体チップ210の底面が露出した状態となる。

【0045】この露出面である外部電極形成部23に導電性めっきを施し、露出面の酸化防止、実装時のはんだのぬれ性の向上を考慮する場合もある。

【0046】また、導電性板は、図5あるいは図13に示すように、1枚に1つの半導体チップを搭載することを限定しない。すなわち、図17に示すように、1枚の導電性板30上に、ダイ付け突起部あるいはダイ付け形成部31と外部電極形成部32からなる半導体装置構成要素パターン33を列状あるいは格子状に複数配置することも可能である。

【0047】この場合、導電性板30上を樹脂封止し、

裏面からの研削を行った後に、切断線35より切り離す必要がある。しかし、樹脂封止、裏面の研削等を一括して行うことが可能であり、大幅な工数の削減が可能である。

【0048】また全体を通じて、外部電極端子部は半導体チップの1辺に対応する位置において、複数列に形成されるとともに隣り合う外部端子部は千鳥状になるように配置形成されてもよい。この構成例を図18～図20の模式説明図に示す。図18および図19はダイ付け部41の側縁部に沿って外部電極端子42を単純に2列並べた例である。半導体チップの電極パッドと各外部電極端子42とはJワイヤボンディングの手法を一部に採用することにより外縁部端子との導通を確保できる。また、図20(1)に示すように、外部電極端子42の配列を千鳥配列とすれば特別な手法を用いること無く簡単にボンディングできる。更に同図(2)では、ダイ付け部41の全周の各辺に沿って外部電極端子42を配列したものである。これらの例では、より高集積化したパッケージ製品が得られる。

【0049】図21には変形例として外部電極端子42に対してハンダボール44をマウントした例を示している。実施形態の半導体装置では外部電極端子は封止樹脂の平面と同一平面上に形成される。このため、基板側への実装に際して面合わせにより端子整合を図らなければならないが、ハンダボール44が突起状態でマウントされるため、基板端子との位置合わせが容易になり、実装作業を簡便化できる。

【0050】次に、図22～図23には第3実施形態に係る半導体装置の製造方法とこれにより得られる半導体装置の外観を示している。この実施形態は、半導体チップの電極と外部電極端子部とを電気的導通を図って樹脂封止された半導体装置において、封止樹脂のコーナ外表面部に前記外部電極端子をL字状に露出形成させた構成の半導体装置を得るためのもので、第1および第2実施形態の製造方法を利用し、特に厚み方向の切断個所を選択することにより実装上の効果が高い形態の半導体装置を得ることができる。

【0051】この第3実施形態に係る半導体装置の製造方法を図22を参照して説明する。これは複数の半導体装置を複数同時に製造するためのもので、複数の装置構成要素を形成できるような平面積を有する銅板製導電性板60を準備する。この導電性板60には装置構成要素単位ごとに半導体チップ搭載領域Cの周囲に配置される外部電極端子形成領域Tのみをランド部として残し、図22(2)に示しているように、その周間にエッチング除去された薄内部61を形成し、この薄内部61は非エッチング面側の研削により前記外部電極端子形成領域Tの相互間を分離可能な深さに設定し、ランド部は隣接する装置構成要素の外部電極端子形成部と共に用するようしている。

【0052】この導電性板60では、半導体チップ610を搭載する部分を薄内部61とし、外部電極端子形成部631で囲まれるダイ付け部62の位置に半導体チップを搭載する。また、ダイ付け部62は、薄内部61の表面の一部である。厚内部突起箇所である外部電極端子形成部631は、半導体チップの入出力部から導電性ワイヤ630などで接続される部分となる。外部電極端子形成部631は、独立した突起になるように薄内部61より厚くしてあるとともに、隣接する装置構成要素と共に用するようしているため、幅寸法は隣接するチップからのくるボンディングワイヤ630をそれぞれ溶着できるスペースを確保できるように設定する。また、ダイ付け部62、外部電極形成部631の一部あるいは全部の上面には、ボンディングの際の接合性の向上の為に、図22(3)に示しているように、導電性めっきを施す場合がある。

【0053】次に図22(4)の断面図に示すように、導電性板60のダイ付け部62の上に半導体チップ610を接着剤620などを用いて搭載し、半導体チップ610の入出力パッドと導電性板60の外部電極形成部631の上部平坦部を導電性ワイヤ630を用い接続する(図22(5)参照)。

【0054】その後、図22(6)に示すように導電性板60の上の突起が存在する面、すなわち半導体チップ610の搭載面のダイ付け部62、外部電極形成部631、半導体チップ610、導電性ワイヤ630の全てを覆うように、樹脂640にて封止する。封止したのち、導電性板60を薄内部61側、すなわち樹脂封止されていない面すなわち非エッチング面側から、導電性板60が露出している面より研削(あるいはカッティング)する。その際の研削は、薄内部61が完全になくなるまで行う。すなわち、外部電極端子63が電気的に完全に独立する研削面650に示す位置まで研削する。この場合、半導体チップ610の底面は、外部電極形成部631の上面より下方の位置にある為に、研削面650まで研削する際には、半導体チップ610の下面の一部は研削されることになる(図22(7)参照)。

【0055】ところで、図22(7)から明らかなように、この実施例では複数の装置要素単位が同時に形成されるため、これらを分離するための厚み方向の分断位置を外部電極端子形成部631を中心から分断するように分断線660が設定されている。これにより、各半導体装置600のコーナ部分に図23に示すようなL字形状の外部電極端子63が形成される。図示のように、実施形態では、L字形外部電極端子63は、エッチング深さにもよるが、直方体のパッケージにおける長辺に沿った側端面側で長く、パッケージ裏面に露出した面が短くなるように設定されている。

【0056】図24に第4実施形態を示す。これは外部電極端子形成部731を片側だけに片寄せて配置し、こ

れにワイヤボンディングして樹脂封止させ、厚み方向に沿って装置単位間を分離する分断線を外部電極端子形成部731を分割するような位置に設定したものである。もちろん導電板の薄内部を除去する工程が含まれる。この実施形態はワイヤボンディングを半導体チップ710の片側に配置されている電極形成部731のみを対象としている点が第3実施形態と異なる。したがって、製造された半導体装置700は図25に示すように、パッケージの片側側縁にのみ外部電極端子73が配置形成される。このようにして製造された半導体装置700は、図26に示すように、パッケージを立設して基板実装することができ、基板への実装面積を小さくすることができる利点がある。また、図23に示したパッケージも同様であるが、図26に示しているようにコーナL型電極はハンダ溶着した場合の溶着面積が大きいため、フィレットが確実に形成されて安定した実装を行なえる。

【0057】

【発明の効果】以上説明したように、本発明は、予め銅板などからなる導電板に、少なくとも外部電極端子形成部に相当する部分(あるいは半導体チップ搭載領域)を残してその他をエッチングし、薄内部を形成すると共に、残されたランドを利用してチップ搭載や電極端子形成部とチップとのボンディング処理と樹脂封止などを行ない、その後に前記導電板の薄内部を完全に除去して外部電極端子をチップ搭載部と分離配置するようにしたので、この種の半導体装置のパッケージサイズを大幅に小さく、薄型化することができ、小型で薄型の半導体装置を簡単な方法と設備により製造することができる。

【図面の簡単な説明】

【図1】 半導体装置の第1実施形態の断面図である。

【図2】 図1の底面図である。

【図3】 第1の実施形態に係る半導体装置製造方法を示すフローチャートである。

【図4】 半導体装置用導電性板の第1実施形態の断面図である。

【図5】 図4の平面図である。

【図6】 第1実施形態に係る半導体装置製造方法におけるワイヤボンディング工程後の半導体装置の断面図である。

【図7】 図6の同平面図である。

【図8】 第1実施形態に係る半導体装置製造方法における樹脂封止工程後の半導体装置の断面図である。

【図9】 半導体装置の第2実施形態の断面図である。

【図10】 図9の底面図である。

【図11】 第2の実施形態に係る半導体装置製造方法を示すフローチャートである。

【図12】 半導体装置用導電性板の第2実施形態の断面図である。

【図13】 図12の平面図である。

【図14】 第2実施形態に係る半導体装置製造方法に

におけるワイヤボンディング工程後の半導体装置の断面図である。

【図15】 図14の平面図である。

【図16】 第2実施形態に係る半導体装置製造方法における樹脂封止工程後の半導体装置の断面図である。

【図17】 半導体装置用導電性板の他の実施形態を示す平面図である。

【図18】 外部電極端子を複数列設けた場合の変形実施形態の平面説明図である。

【図19】 図17の断面図である。

【図20】 外部電極端子を千鳥配置した例と、チップ全辺に亘って配列した例の平面説明図である。

【図21】 ハンダボールを外部電極端子に形成した例の半導体装置の断面図である。

【図22】 第3の実施形態に係る半導体装置製造方法を示すフローチャートである。

【図23】 第3の実施形態に係る半導体装置製造方法により製造された半導体装置の平面斜視図と底面斜視図である。

【図24】 第4の実施形態に係る半導体製造方法の要部を示す工程の断面図である。

【図25】 第4の実施形態に係る半導体製造方法により製造された半導体装置の平面斜視図と底面斜視図である。

【図26】 同半導体装置の実装形態の説明図である。

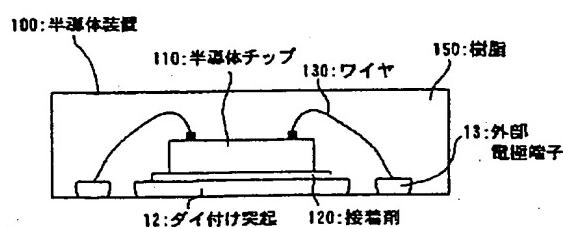
【図27】 従来の半導体装置の断面図である。

【符号の説明】

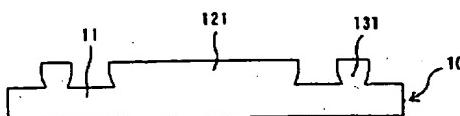
- | | |
|------|-----------|
| 100 | 導電性板 |
| 110 | 薄内部 |
| 120 | ダイ付け突起部 |
| 130 | 外部電極部 |
| 1000 | 半導体装置 |
| 1110 | 半導体チップ |
| 1200 | 接着剤 |
| 1210 | ダイ付け突起形成部 |
| 1300 | 導電性ワイヤ |
| 1310 | 外部電極形成部 |

- | | |
|-----|-----------|
| 150 | 封止樹脂 |
| 160 | 研削面 |
| 20 | 導電性板 |
| 21 | 薄内部 |
| 22 | ダイ付け部 |
| 231 | 外部電極形成部 |
| 200 | 半導体装置 |
| 210 | 半導体チップ |
| 220 | 接着剤 |
| 230 | 導電性ワイヤ |
| 240 | 封止樹脂 |
| 250 | 研削面 |
| 30 | 導電性板 |
| 311 | 半導体チップ搭載部 |
| 321 | 外部電極形成部 |
| 35 | 切断線 |
| 41 | ダイ付け部 |
| 42 | 外部電極端子 |
| 44 | ハンダボール |
| 50 | リードフレーム |
| 500 | 半導体装置 |
| 510 | 半導体チップ |
| 520 | 接着剤 |
| 530 | 導電性ワイヤ |
| 540 | 樹脂 |
| 60 | 導伝版 |
| 61 | 薄内部 |
| 63 | 外部電極端子部 |
| 600 | 半導体装置 |
| 610 | 半導体チップ |
| 620 | 接着剤 |
| 630 | 導電性ワイヤ |
| 631 | 外部電極端子形成部 |
| 640 | 樹脂 |
| 650 | 研削面 |
| 660 | 分断線 |

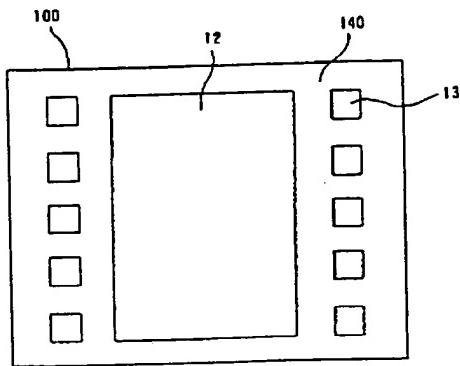
【図1】



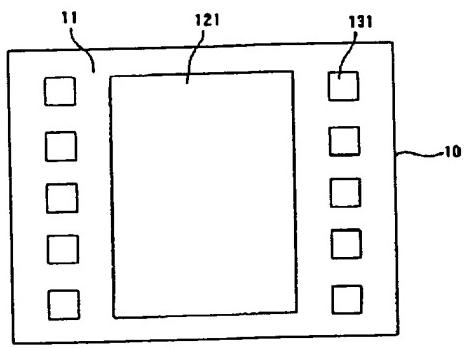
【図4】



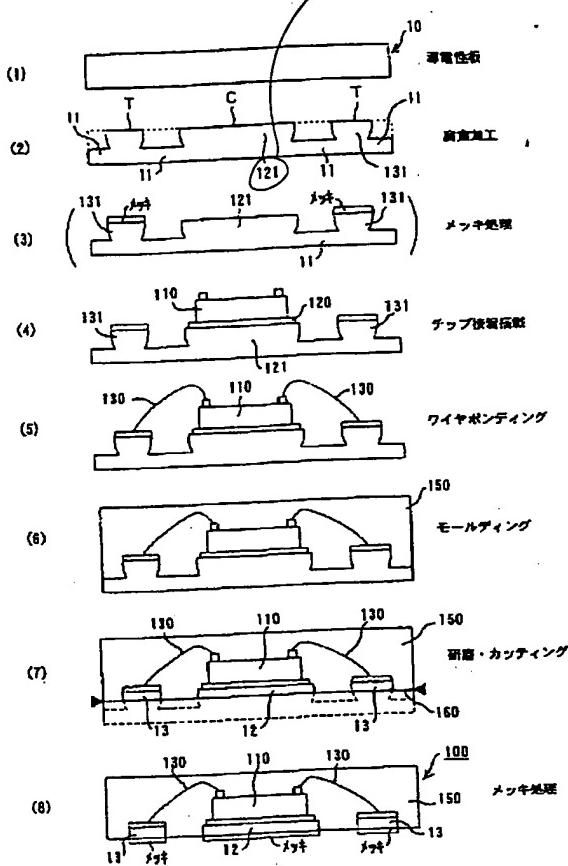
【図2】



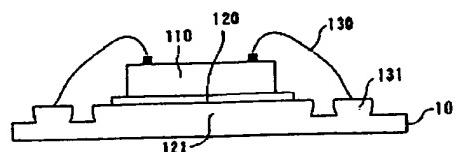
【図5】



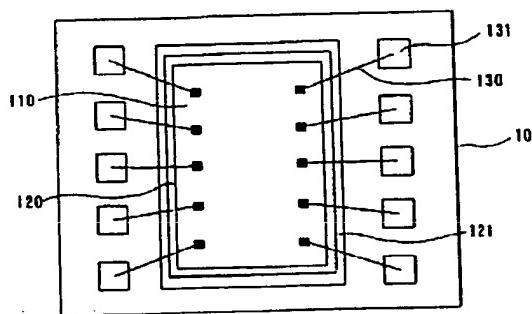
【図3】



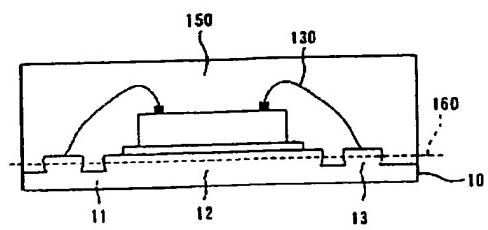
【図6】



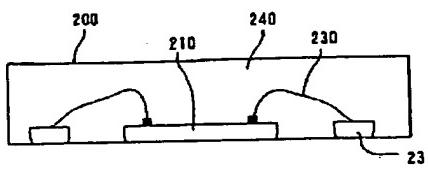
【図7】



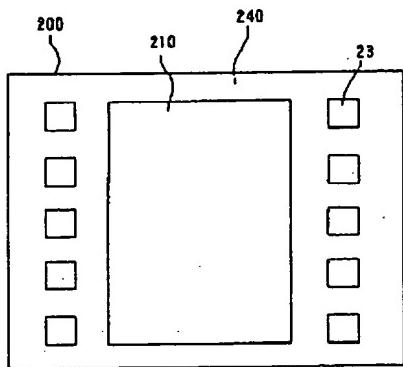
【図8】



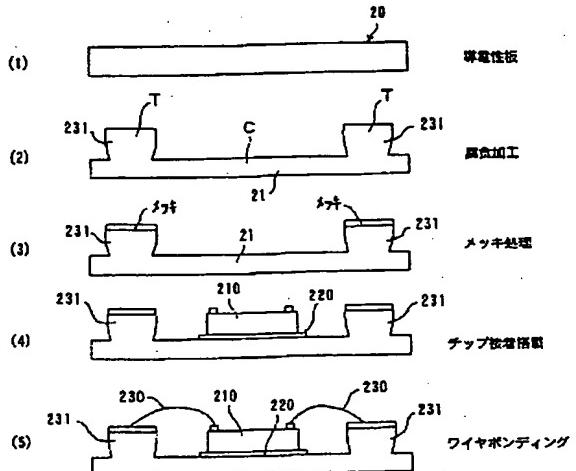
【図9】



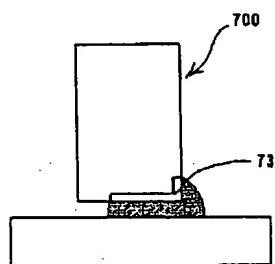
【図10】



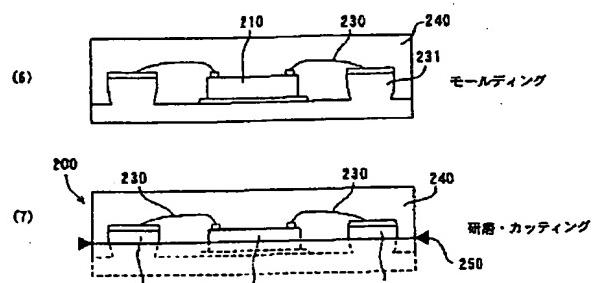
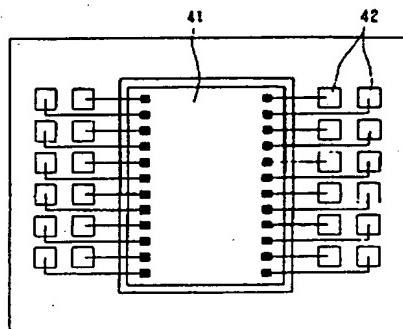
【図11】



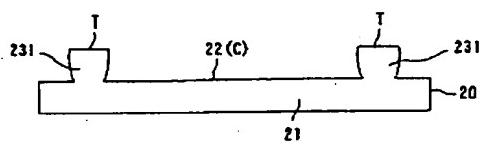
【図26】



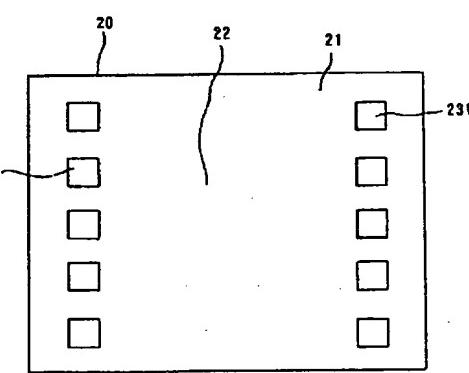
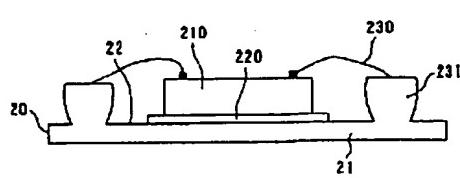
【図18】



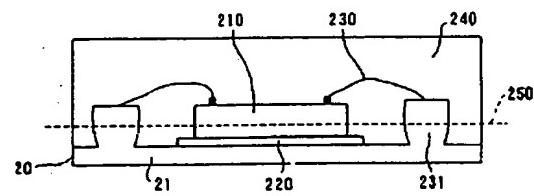
【図12】



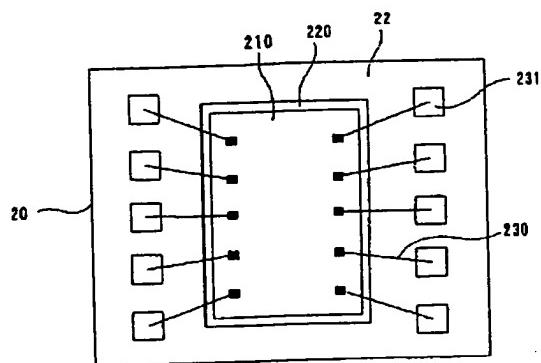
【図14】



【図16】

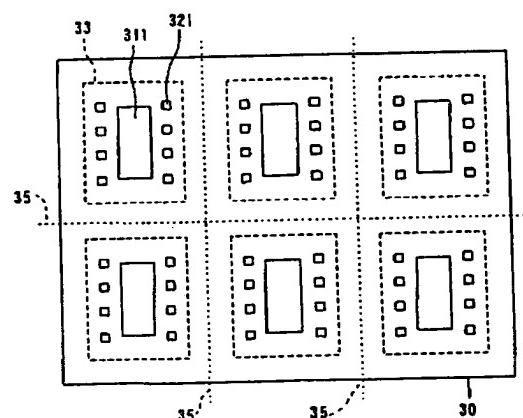


【図15】

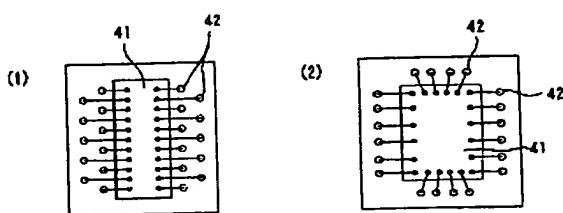
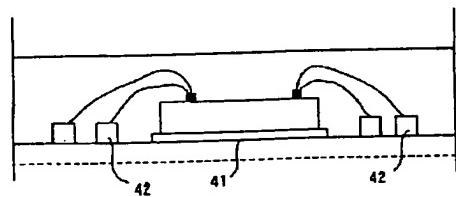


【図19】

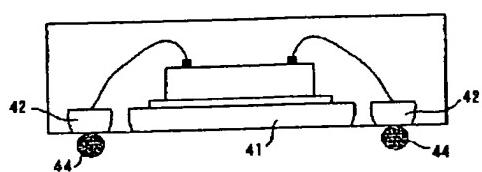
【図17】



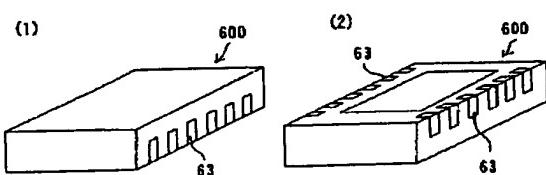
【図20】



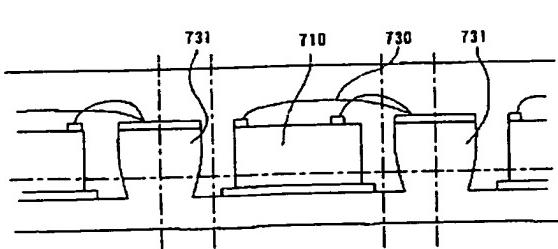
【図21】



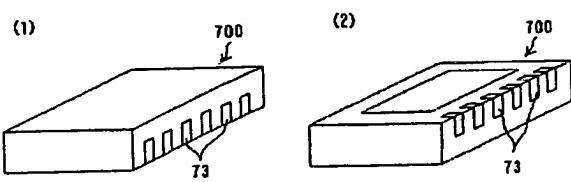
【図24】



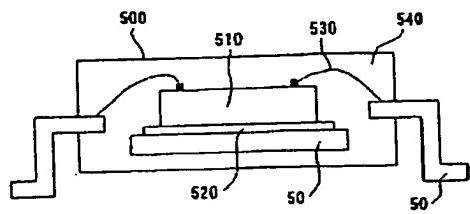
【図23】



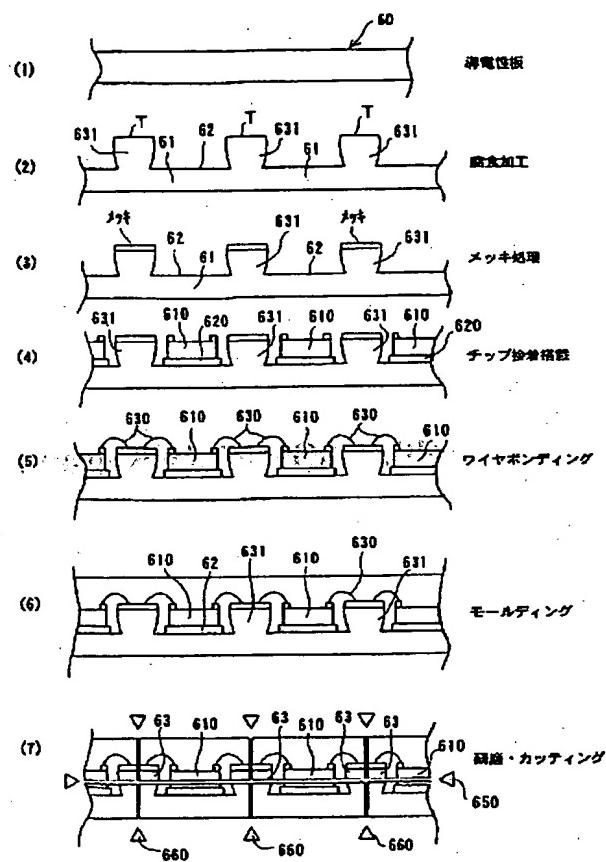
【図25】



【図27】



【図22】



THIS PAGE BLANK (USPTO)